

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-340147

(43)Date of publication of application : 10.12.1999

(51)Int.Cl.

H01L 21/205

H01L 21/203

H01L 33/00

H01S 3/18

(21)Application number : 10-142675

(71)Applicant : MATSUSHITA ELECTRON CORP

(22)Date of filing : 25.05.1998

(72)Inventor : HASHIMOTO TADAAKI

YURI MASAOKI

KONDO OSAMU

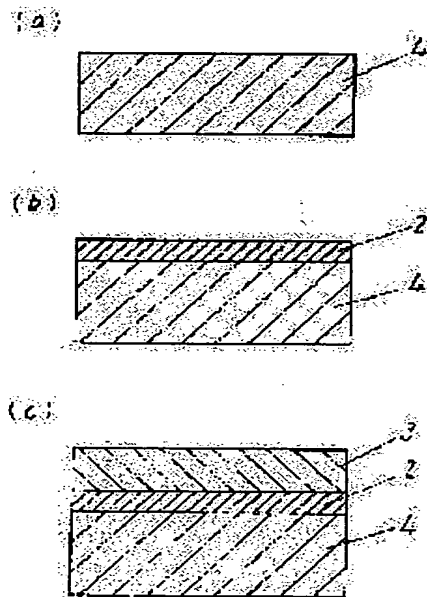
ISHIDA MASAHIRO

## (54) MANUFACTURE OF NITRIDE SEMICONDUCTOR WAFER AND ELEMENT

(57)Abstract:

**PROBLEM TO BE SOLVED:** To obtain the optimum nitriding condition by a simple method by specifying the nitriding time at a specific temperature in a nitriding process and, in addition, the ruggedness of AlN crystalline nuclei formed on the surface of a sapphire substrate.

**SOLUTION:** A buffer layer 2 is deposited on a nitriding sapphire substrate 4 and a GaN crystalline layer 3 is grown on the layer 2. The nitriding time (t) (sec) of the substrate 4 is set at  $4.7 \times 10^{-4} \times \exp(1.5 \times 10^4/T)$  when the nitriding temperature is T (K). In addition, the nitriding time (t) is set so that the ruggedness of AlN crystalline nuclei formed on the surface of the substrate 4 may not exceed 10 nm. Consequently, a crystalline layer 3 having high crystallinity can be obtained easily. When the temperature T is 1,000° C, the nitriding time (t) is calculated to be about 62 seconds from the relation. Therefore, the productivity of a nitride semiconductor wafer 11 and, in addition, the crystallinity of a nitride semiconductor can be improved.



## LEGAL STATUS

[Date of request for examination] 12.03.2002

[Date of sending the examiner's decision of rejection] 30.03.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-340147

(43) 公開日 平成11年(1999)12月10日

(51) Int.Cl.<sup>6</sup>  
H 0 1 L 21/205  
21/203  
33/00  
H 0 1 S 3/18

識別記号

F I  
H 0 1 L 21/205  
21/203 M  
33/00 C  
H 0 1 S 3/18

審査請求 未請求 請求項の数 5 O L (全 6 頁)

(21) 出願番号 特願平10-142675

(22) 出願日 平成10年(1998)5月25日

(71) 出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72) 発明者 橋本 忠朗

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(72) 発明者 油利 正昭

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(72) 発明者 今藤 修

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(74) 代理人 弁理士 滝本 智之 (外1名)

最終頁に続く

(54) 【発明の名称】 窒化物半導体ウエハの製造方法および窒化物半導体素子の製造方法

(57) 【要約】

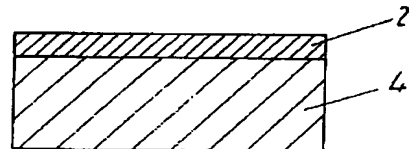
【課題】 簡単な方法で最適な窒化条件を提供する。

【解決手段】 サファイア基板4を窒化する温度をT (K)とした時の窒化時間t (秒)を、 $4.7 \times 10^{-4} \times \exp(1.5 \times 10^4/T)$ 以上とし、かつサファイア基板4の表面上に形成されたAlN結晶核が10nmを越える凹凸を生成しないような時間内で窒化時間を設定する。

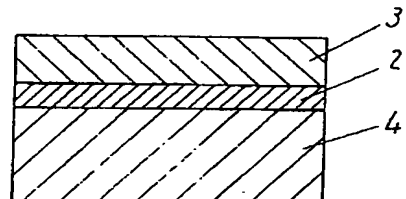
(a)



(b)



(c)



## 【特許請求の範囲】

【請求項1】 サファイア基板を窒化処理する窒化処理工程と、前記窒化処理されたサファイア基板上にバッファ層を形成する工程と、前記バッファ層上に窒化物からなる結晶層を形成する工程とを有する窒化物半導体ウェハーの製造方法において、前記窒化処理工程における温度を $T$  (K)とした時の窒化時間 $t$  (秒)を $4.7 \times 10^{-4} \times \exp(1.5 \times 10^4/T)$ 以上とする窒化物半導体ウェハーの製造方法。

【請求項2】 前記窒化処理工程において、前記サファイア基板表面に形成された $AlN$ 結晶核が凹凸を有し、この凹凸が $10nm$ 以下であることを特徴とする請求項1記載の窒化物半導体ウェハーの製造方法。

【請求項3】 前記バッファ層が $Al_xGa_{1-x}N$  ( $0 \leq x \leq 1$ )であることを特徴とする請求項1または請求項2記載の窒化物半導体ウェハーの製造方法。

【請求項4】 前記結晶層が $B_xAl_yGa_zIn_{1-x-y-z}N$  ( $0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq z \leq 1$ )であることを特徴とする請求項1ないし請求項3のいずれかに記載の窒化物半導体ウェハーの製造方法。

【請求項5】 請求項1ないし請求項4のいずれかに記載の窒化物半導体ウェハー上に、 $n$ 型コンタクト層、活性層および $p$ 型コンタクト層を順次形成し、前記 $n$ 型コンタクト層および前記 $p$ 型コンタクト層上に $n$ 電極および $p$ 電極をそれぞれ形成する窒化物半導体素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、光ディスクのピックアップ用光源等に用いられる半導体レーザ、ディスプレイデバイスや白色照明等に用いられる発光ダイオードの材料である窒化物半導体ウェハーおよび窒化物半導体素子の製造方法に関するものである。

## 【0002】

【従来の技術】窒化物半導体には厚膜のウェハーが存在せず、従来からサファイアを基板として、気相成長した薄膜をウェハーとしている。このような結晶成長工程では、基板と成長する結晶の格子定数の違い、熱膨張係数の違い、化学的な表面状態の違い等のため、基板の表面処理を適切に行わないとデバイス材料として使用できる結晶ができない。特に、サファイア基板上に窒化物からなる結晶を成長させる場合には、格子定数、熱膨張係数の違いよりも、化学的な表面状態の違いが深刻な問題になる。たとえば、 $GaN$ をサファイア基板上に結晶成長させる場合、 $GaN$ の結晶性が最もよくなる $1000^\circ C$ 付近では、サファイア基板上に付着する $GaN$ 結晶が非常に少なくなり、連続した結晶膜が得られない。

【0003】そこで、この問題を解決するために、図5に示すように、サファイア基板1上に $600^\circ C$ 程度の低温で $AlN$ や $GaN$ 等からなるバッファ層2を堆積した

後、 $1000^\circ C$ で $GaN$ 結晶層3の成長を行っている。この方法により、 $1000^\circ C$ 付近においても $GaN$ 結晶層3をバッファ層2上に連続膜として成長させることができる。

【0004】しかしながら、 $GaN$ 結晶層3の結晶性はその下地であるバッファ層2の凹凸等に左右される。このバッファ層2の表面上の凹凸はサファイア基板1上に低温でバッファ層2を付着したためにおこる付着性の欠如によってもたらされている。

【0005】そこで、サファイア基板1上に、低温でのバッファ層2の付着性を向上するために、特開平3-203388号に、 $GaN$ 結晶層3の結晶成長を開始する前に、サファイア基板1を $NH_3$ 雰囲気中で $1000^\circ C$ まで昇温して、10分間熱処理を施し、サファイア基板1の表面を薄い $Al$ 膜で覆い、その後、サファイア基板1の温度を $950^\circ C$ に下げるといって窒化処理を行った後、バッファ層2として厚さ $0.5\mu m$ の $AlN$ 膜を成長させるということが開示されている。

【0006】この方法により、デバイス材料として使用できる窒化物半導体ウェハーおよび窒化物半導体素子を作製することができるようになった。

## 【0007】

【発明が解決しようとする課題】しかしながら、サファイア基板1の窒化処理は温度に敏感に反応するため、上記のような従来の方法では、最適な窒化条件を見いだすことが困難であった。すなわち、窒化条件を出すのに時間がかかり、生産性が低下するという問題点があった。本発明は、この問題点を解決するべく、簡単な方法で最適な窒化条件を提供することを目的とする。

## 【0008】

【課題を解決するための手段】本発明の請求項1記載の窒化物半導体ウェハーの製造方法は、サファイア基板を窒化処理する窒化処理工程と、前記窒化処理されたサファイア基板上にバッファ層を形成する工程と、前記バッファ層上に窒化物からなる結晶を形成する工程とを有する窒化物半導体ウェハーの製造方法において、前記窒化処理工程における温度を $T$  (K)とした時の窒化時間 $t$  (秒)を $6.1 \times 10^{-3} \times \exp(1.7 \times 10^4/T)$ 以上としたものである。この構成により、簡単な方法で最適な窒化条件を求めることができるので、窒化物半導体ウェハーおよび窒化物半導体素子の生産性を向上することができる。

【0009】本発明の請求項2記載の窒化物半導体ウェハーの製造方法は、前記窒化処理工程において、前記サファイア基板表面に形成された $AlN$ 結晶核が凹凸を有し、この凹凸が $10nm$ 以下であることを特徴とするものである。この構成により、簡単な方法で最適な窒化条件を求めることができるので、窒化物半導体ウェハーおよび窒化物半導体素子の生産性を向上することができる。

【0010】

【発明の実施の形態】以下、本発明の実施の形態について図面を用いて説明する。

【0011】図1は、本発明の一実施の形態における窒化物半導体ウェハーの製造工程を示すものである。

【0012】まず、図1(a)に示すように、サファイアのC面を基板としたサファイア基板を、MOCVD結晶成長炉に装填し、水素雰囲気中で1000℃に昇温する。このときの炉内の圧力は760 Torr、水素流量は毎分8リットルである。サファイア基板の温度が1000℃になると、アンモニアガスを毎分3.8リットル流し、サファイア基板1を窒化処理する。窒化処理後、サファイア基板4中に窒化層（図示せず）が形成される。

【0013】その後、図1(b)に示すように、基板温度を550℃に降溫し、トリメチルガリウム（TMGa）を毎分13.5μmol供給し、GaNからなるバッファ層2を窒化処理を施したサファイア基板4上に5分間堆積する。この窒化処理工程により、サファイア基板4の表面状態をバッファ層2になじませることができる。

【0014】その後、図1(c)に示すように、基板温度を再び1000℃に昇温し、GaNからなる結晶層3をバッファ層2上に1時間成長させる。この構成により、GaN系窒化物半導体素子のウェハーの製造を完了することができる。ここで、ウェハーとは素子を製造する際の基台となる結晶を指し、数層からなる結晶も含む。

【0015】ここで、発明者らはこの窒化処理工程について注目し、サファイア基板の窒化処理過程について詳しく調査を行った。その結果、サファイア基板の窒化処理過程は2つのステップからなっていることを見いだした。

【0016】第1のステップはサファイア基板4中へのN、NH、NH<sub>2</sub>等の窒化種の拡散により非晶質AlONが形成され、第2のステップは非晶質AlONの窒化によりAlN結晶核が発生する。ここで、非晶質AlONが形成される時は、表面は平坦で、このまま窒化処理をすすめると、AlN結晶核が発生し、このAlN結晶核がしだいに大きくなって、10nmを越える凹凸が起

こることを見いだした。

【0017】窒化処理を施したサファイア基板4の表面状態とその上に形成されたバッファ層2を介して成長された結晶層3の結晶性を調査すると、サファイア基板4の表面が非晶質のAlONとなっている時がもっとも結晶層3の結晶性が良かった。すなわち、サファイア基板4の表面がバッファ層2になじむように窒化処理をする必要があるが、窒化処理をしすぎるとAlN結晶核が形成されて凹凸が大きくなり、結晶層3の結晶性が悪くなる。

【0018】さらに、非晶質AlONの形成時における、サファイア基板中での窒化種の拡散定数Dと温度Tの関係を解明するに至った。サファイア中での窒化種の拡散定数D（cm<sup>2</sup>/s）は温度をT（K）とすると、 $D = 2.5 \times 10^{-13} \times \exp(-1.5 \times 10^4 / T)$  となる。拡散定数Dからサファイアをt秒間窒化した際の非晶質AlONの厚さは

$$2 \times (D \times t)^{1/2}$$

と計算される。非晶質AlONは最小でもサファイア基板4の原子層（2.16オングストローム）以上必要なので、最低限必要な窒化時間t（秒）は

$$t = (2.16 \times 10^{-8})^2 / 4 / D$$

より

$$t = 4.7 \times 10^{-4} \times \exp(1.5 \times 10^4 / T)$$

となる。

【0019】また、窒化時間を長くしすぎるとAlN結晶核が成長し、表面の凹凸が大きくなる。調査の結果凹凸が10nmを越えると、結晶層3の結晶性が悪くなることがわかった。

【0020】したがってサファイア基板4を窒化する温度をT（K）とした時の窒化時間t（秒）を、 $4.7 \times 10^{-4} \times \exp(1.5 \times 10^4 / T)$  以上とし、かつサファイア基板4の表面上に形成されたAlN結晶核が10nmを越える凹凸を生成しないような時間内で窒化時間を設定すれば、結晶性の良い結晶層3が容易に得られることがわかる。

【0021】本実施の形態では温度Tが1000℃であるから、上記関係式にあてはめると、約62秒と計算できる。ここで、AlN結晶核の凹凸が10nmを越えないところを考慮して、100秒間窒化処理を行って窒化層を形成した。

【0022】以上のように作製したGaNの窒化物半導体結晶の2結晶法X線ロッキングカーブ測定におけるGaN（0002）面からの回折ピーク半値幅は60（arc sec）であった。

【0023】図2は窒化時間（t）を10秒～600秒まで変化させた場合の、2結晶法X線ロッキングカーブ半値幅の変化を示したものである。

【0024】窒化時間（t）が10秒や30秒のところでは、窒化処理が不十分ためGaN窒化物半導体の結晶性が悪いことがわかる。つまり、窒化処理が不十分であると、バッファ層2の堆積時の結晶層3の付着密度が小さく、またバッファ層2の粒径が大きくなる。このような粒径の大きなバッファ層2では、結晶層3の結晶成長時において、サファイア基板4との格子不整や熱膨張係数差による歪みを緩和できず、結晶性が悪化する。また、窒化時間（t）が300秒以上でも結晶性が悪化しているが、これは過度にサファイア基板4を窒化したために、AlN結晶核の生成が多くなり、バッファ層2の堆積前のサファイア基板4の表面上に大きな凹凸が発生

したためである。

【0025】次に、本発明の実施の形態における窒化物半導体ウェハーを用いて製造した窒化物半導体素子の一例として発光ダイオードについて説明する。

【0026】図3は、本発明の実施の形態における窒化物半導体ウェハー上に製造した発光ダイオードの断面図である。

【0027】まず本発明の窒化物半導体ウェハーの結晶層3上にn型GaNコンタクト層5、アンドープInGa

nからなる活性層6およびp型GaNコンタクト層7を順次成長する。次に、n電極を形成するために、p型GaNコンタクト層7および活性層6をドライエッチングで削り、さらにn型GaNコンタクト層5の一部をドライエッチングで削る。次に、n型GaNコンタクト層5およびp型GaNコンタクト層7上にn電極8およびp電極9をそれぞれ蒸着することにより、発光ダイオードを作製した。

【0028】図4は本発明の窒化物半導体ウェハー上に形成した発光ダイオードの外部量子効率(%)と窒化時間(秒)との関係を示した図である。

【0029】発光ダイオードの窒化物半導体素子について、窒化処理しなかったり、窒化時間が短い場合(a)は、結晶表面の凹凸は少ないが、結晶転移等が多い結晶となるために、発光効率が低くなっている。また窒化時間が300秒以上の場合(b)は、基板表面上に形成された凹凸のために、結晶層3の電子濃度が高くなり、p型層を得ることができず、非常に発光効率が低い。

【0030】このように本発明を用いて、適切な窒化時間で窒化処理を行うことがGaN系半導体デバイスを作製する上で非常に重要であることがわかる。

【0031】なお、本実施の形態では、窒化温度(T)を1000℃としたが、他の温度でも窒化処理の最低時間t(秒)を $4.7 \times 10^{-4} \times \exp(1.5 \times 10^4 / T)$ の式にあてはめて計算すれば、適切な窒化条件を求めることができる。

【0032】なお、本実施の形態では、MOCVD法によって窒化物半導体のウェハー及び窒化物半導体素子の製造工程を示したが、クロライドVPE法やプラズマMBE法、プラズマMOCVD法等でGaN結晶を成長させても同様の効果が得られる。また原料ガス、キャリアガス、成長圧力等に関係なく同様の効果が得られる。

【0033】なお、本実施の形態では、バッファ層2としてGaNを用いたが $Al_xGa_{1-x}N$  ( $0 \leq x \leq 1$ )つまり、AlNやAlGaNを用いても同様の効果が得られる。

【0034】なお、本実施の形態では、バッファ層2上に成長した結晶層3としてGaN結晶を用いたが、B、

$Al_yGa_zIn_{1-x-y-z}N$  ( $0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq z \leq 1$ )つまり、AlN結晶やInN結晶、BN結晶、およびそれらの混晶でも同様の効果が得られる。

【0035】なお、本実施の形態では、窒化物半導体ウェハーの結晶層3上にn型GaNコンタクト層5、活性層6およびp型GaNコンタクト層7を順次成長させて発光ダイオードを作製したが、n型GaNコンタクト層5と活性層6との間にAlGaN等のn型クラッド層を設け、さらにp型GaNコンタクト層7と活性層6との間にAlGaN等のp型クラッド層を設けてもよい。

【0036】なお、本発明の窒化物半導体ウェハーを用いて、発光ダイオードを製造した例を示したが、窒化物半導体ウェハーを用いたその他の素子として、半導体レーザや、トランジスタ等を形成しても同様に特性を向上することができる。

【0037】なお、本実施の形態で示した結晶層3をさらに厚く成長し、サファイア基板4を除去することにより、窒化物半導体ウェハーを作製するような場合でも同様の効果が得られる。

【0038】

【発明の効果】本発明によれば、簡単な方法で最適な窒化条件を求めることができるため、窒化物半導体ウェハーの生産性を向上することができる。さらに、本発明の方法によって得られた窒化物半導体ウェハーを用いることにより、窒化物半導体の結晶性を向上することができるため、窒化物半導体素子等の特性を向上することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態の窒化物半導体ウェハーの製造工程図

【図2】窒化時間とX線ロックアップ半値幅の関係図

【図3】本発明の実施の形態の窒化物半導体ウェハー上に形成した発光ダイオードの断面図

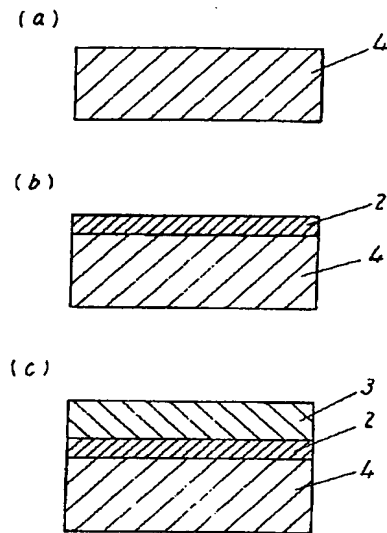
【図4】窒化時間と発光ダイオードの外部量子効率の関係図

【図5】従来の窒化物半導体素子の断面図

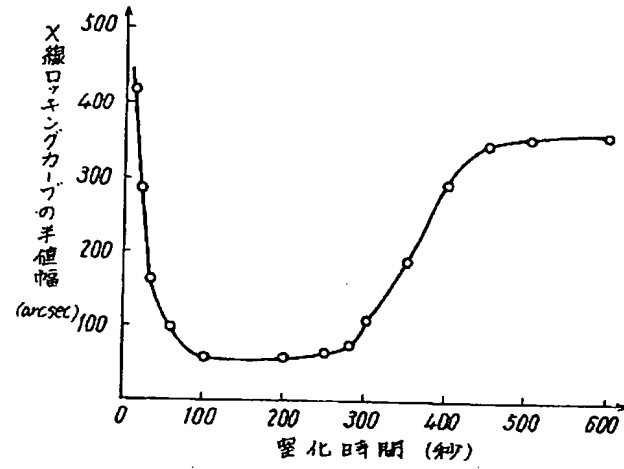
【符号の説明】

- 1 サファイア基板
- 2 バッファ層
- 3 結晶層
- 4 窒化処理されたサファイア基板
- 5 n型GaNコンタクト層
- 6 活性層
- 7 p型GaNコンタクト層
- 8 n電極
- 9 p電極

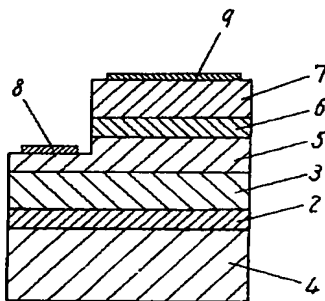
【図1】



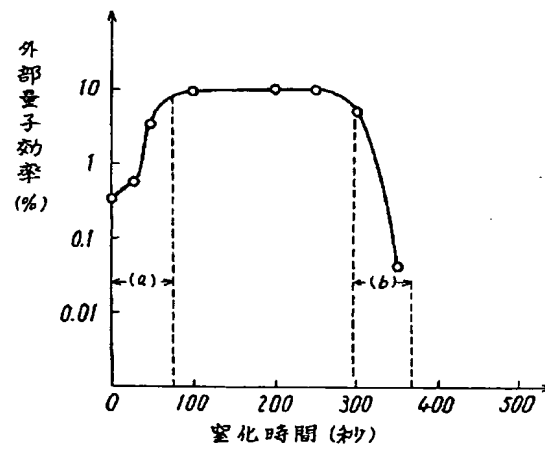
【図2】



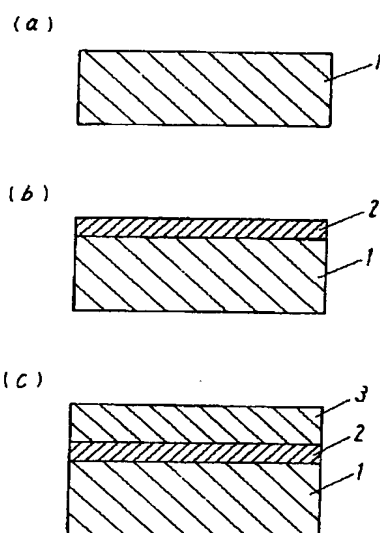
【図3】



【図4】



【図5】



---

フロントページの続き

(72)発明者 石田 昌宏  
大阪府高槻市幸町1番1号 松下電子工業  
株式会社内